

Japanese Patent Laid-Open No. 52431/1988

Laid-Open Date: March 5, 1988

Application No. 195463/1986

Application Date: August 22, 1986

5 Request for Examination: Not made

Inventors: Seiichi Ichihara et. al

Applicants:

Hitachi Micro Computer Engineering Co., Ltd.

Hitachi, Ltd.

10 Title of the Invention: FILM CARRIER PACKAGE

Claims:

1. A film carrier package constituted by forming a lead pattern on a surface of a film having sprocket holes and a device hole, bonding a semiconductor

15 element to said leads projecting inwardly to said device hole, and potting a sealing resin solution from a surface side of said semiconductor element, wherein a rigid sheet is adhered to a back side of said semiconductor element.

20 2. A film carrier package of claim 1, wherein the rigid sheet is constituted by a metallic or ceramic material.

Detailed Description of the Invention:

[Field of Industrial Application]

25 The present invention relates to a film carrier

package, especially to a technology to prevent a semiconductor element incorporated in the package from generating cracks.

[Prior Art]

5 As one of semiconductor element mounting methods, there is a film carrier method. This method is also called "tape carrier method" or "TAB (Tape Automated Bonding) method", and it is a method typically, to sequentially incorporate semiconductor
10 elements into a long film tape having sprocket holes, wherein the film (tape) is fed and aligned by using the holes.

 In one example of this method, the sprocket holes and device holes for receiving semiconductor
15 elements are opened on a tape having an adequate width, a copper film is laminated, and using a photo resist technique or etching technique, a desired lead pattern is formed. This method is characterized in that finger-like leads are projected in the device
20 hole. And to these lead, a semiconductor element is aligned, with its face up, and bonded.

 Next after the bonding, in order to seal the semiconductor element and the bonding section, a resin solution is potted and thermally cured to apply resin
25 coating. As for the coating method, conventionally, a

so-called "double-side resin coating method" where a resin is applied on the top side and bottom side of a semiconductor element, has been used, however, this method yielded exceedingly large thickness, so that it has a disadvantage of difficulty in incorporating into a thin object such as an IC card. Thus, a one-side resin coating method where a resin solution is potted onto only one side of the semiconductor element to apply resin coating, has been proposed.

On the other hand, in order to incorporate a TAB element such as this into a thin object such as an IC card, the semiconductor element has to be made as thinner as possible, so that grinding of the back sides of semiconductor elements is being practiced.

Also, as for an example of a literature describing a film carrier, "IC-ka-Jissou-Gijutu (Circuit Integration Mounting Techniques)" (issued by Kogyo-Chosa-Kai, on January 15, 1980: pp. 107-113, p.175, and pp. 143-146) can be named.

[Problems that the Invention is to Solve]

However, there are disadvantages that the one-side coating such as the above, tends to yield a warp in a semiconductor element in an upper direction due to contraction of the resin, and also, to promote cracks in the semiconductor element by micro-cracks

occurred upon the grinding process for thinning.
Especially where it is incorporated into an IC card,
since an external force is applied to it when used,
cracks are easily generated in the semiconductor
5 element.

An object of the present invention is to provide
a technique for a film carrier packaging where the
thinning is attempted by the one-side coating or
grinding, to prevent such cracks from occurring in a
10 semiconductor element. As in the former, making the
resin thinner may minimize the contraction of the
resin, however, that would leave a sealing problem, so
that, another object of the present invention is to
solve such problems while allowing the resin to be
15 coated in an adequate thickness.

This and other objects and novel features of the
present invention will be clear from the description
in the present specification and attached figures.

[Means for Solving the Problems]

20 To briefly explain a representative one of the
inventions disclosed herein, it is as follows.

That is, in the present invention, a rigid sheet
made of a metal or the like is adhered to the back
side of a semiconductor element.

25 [Operation]

Since the rigid sheet is adhered on the back side of the semiconductor element as the above, the warp of the semiconductor element caused by the contraction of the resin is reduced and cracks in the semiconductor element can be prevented, and also, even if micro cracks resulted from the grinding of the back side of the chip are present, generation of cracks in the element can be reduced as the rigid sheet is adhered to its back, and furthermore, even if it is incorporated into a card such as an IC card, and even if it is bent, since the rigid sheet works to reinforce the strength of the semiconductor element, resistance against an external force is increased, thereby cracks are prevented from occurring in the semiconductor element.

[Embodiment]

Next, the present invention is explained according to an embodiment represented by figures.

Fig. 2 shows a plan view of an exemplary film carrier. On both sides of a resin film tape (1), sprocket holes (perforation holes) (2) are opened in a plural number. From testing pads (3) that are located inwardly from the holes (2), leads (4) extend, projecting inside a device hole (5). At the bottom side of finger leads (6) for chip bonding, that are

the projecting parts of the former, a chip (7) is attached via bumps thereof (bump electrodes) (8).

From the surface (top) side of this chip (7), resin solution is potted into the device hole (5).

5 After the resin is thermally cured, the film carrier is cut along the cutting line (9).

Fig. 1 is a cross sectional view showing significant members of the film carrier package (10) representative of the embodiment of the present
10 invention after being cut.

As shown in Fig. 1, on the back side of the chip (7), a rigid sheet (11) is adhered.

This rigid sheet (11) is constituted by, for example, a metal plate or a ceramic plate, and is
15 formed thin.

Adhering of the rigid sheet (11) onto the back side of the chip (7) can be done by using a bonding agent (conductive paste or the like) or Au-Si eutectic alloy or the like. In this Fig. 1, (12) is a resin-
20 sealed section which has been potted.

A resin solution for the potting is a resin solution provided by dissolving, for example, an epoxy resin. It may also include necessary additives such as a curing agent.

25 As for the formation of the bumps (8) in the

present invention, a known formation technology of the film carrier package may be employed as appropriate.

The semiconductor element (chip) (7) is constituted by, for example, a single crystalline silicon substrate, and within this chip, a large number of circuit elements are formed by technologies known in the art, and it is given one circuit function. As for a specific example of a circuit element, it is constituted by, for example, MOS transistors, and by these circuit elements, for example, logic circuitry and memory circuitry functions are constituted.

According to the present invention, since the rigid sheet (11) is adhered to the back side of the semiconductor element (7), warping of the semiconductor element (7) due to the contraction of the resin-sealed section (12), is reduced, so that cracks in the semiconductor element (7) can be prevented, and also, even if micro cracks due to the grinding are present on the back side of the chip (7), since the rigid sheet (11) is adhered to the back thereof, the generation of cracks in the element (1) can be minimized, and in addition, even if it is incorporated into a card such as an IC card and is bent, since the rigid sheet (11) serves as a

reinforcement for the semiconductor element (7), the resistance against an external force is increased, thereby cracks are prevented from occurring in the semiconductor element (7).

5 Heretofore, the invention by the present inventors is explained in detail according to the embodiment, however, the present invention is not limited to the above embodiment, and it shall be understood that it can be modified in various ways
10 without departing from its principle.

For example, the embodiment disclosed an example wherein the rigid sheet (11) is so adhered that it does not stick out from the edges of the back surface, however, it may stick out.

15 [Effect of the Invention]

To explain the effects that can be obtained by an representative one of the inventions disclosed herein, they are as follows.

20 According to the present invention, in a film carrier package which has been formed thin by the one-side coating or grinding process, cracks in a semiconductor element can be prevented, and the cracks in the semiconductor element can be prevented also with a resin thickness at a level which does not
25 affect the sealing, and in addition, a film carrier

package which is sufficiently tolerant even when incorporated in to a thin card, such as an IC card, or bent in use, can be provided.

Brief Description of the Drawings:

5 Fig. 1 is a cross sectional view showing significant members of an embodiment of the present invention.

 Fig. 2 is a plan view of an exemplary film carrier.

10 1: film (tape), 2: sprocket holes, 3: testing pads, 4: leads, 5: device hole, 6: finger leads, 7: semiconductor element (chip), 8:bumps, 9: cutting line, 10: film carrier package, 11: rigid sheet, 12: resin-sealed section.

12は、ボウチイフされたシリコン防止膜である。
当該ボウチイフする樹脂層は、例えばエポキシ樹脂を溶解せしめて成る樹脂溶液により形成されている。硬化剤などの必要な添加剤を含んでいるといふ。

本発明におけるバンプの形成などは、公知の当該ワイヤムキヤリパターンの形成技術を用いることができる。

当該半導体素子(チップ)7は、例えばシリコン基板上に形成され、周知の技術によってこのチップ内には多数の回路素子が形成され、1つの回路素子が与えられている。回路素子の具体例は、例えばMOSトランジスタから成り、これらの回路素子によって、例えば演算回路およびメモリの回路素子が形成されている。

本発明によれば、半導体素子7の裏面に電気抵抗11を形成している。シリコン防止膜12の形成により、半導体素子7の底面が保護され、故半導体素子7のダメージが防止できるとし、また、チップ7の裏面に初期によるダメージが防止

されている。その裏面には電気抵抗11が形成されているので、当該素子のダメージの発生が防止され、さらに、ICチップなどのダメージに耐えられ、折曲げられても当該電気抵抗11が当該半導体素子7を保護する役目をなすので、外力に対して抵抗力が増大し、半導体素子7のダメージを防止できる。

以上本発明を概して述べた本発明を更詳細にもつと具体的に説明したが、本発明は上記説明に限定されるものではなく、その主旨を逸脱しない範囲で種々変更可能であるといふまでもない。

例えば、前記実施例では電気抵抗11をチップ7の裏面領域から突出しないように形成している所を示したが、突出していても構わない。

【発明の効果】
本図において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

本発明によれば、片面盛りや片面加工により

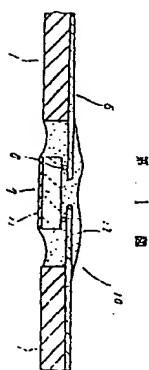


図 1

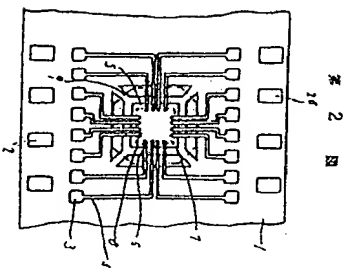


図 2

く形成したワイヤムキヤリパターンの下において、当該半導体素子のダメージを防止でき、それによりシリコン防止膜に形成しない領域内で半導体素子のダメージを防止でき、さらに、ICチップなどの回路素子を裏面に盛り込み、その断面は使用時に傾いても充分に耐えることができるワイヤムキヤリパターンを形成することができた。

4. 図面の簡単な説明

図1図は本発明の実施例を示す断面図である。

図2図はワイヤムキヤリパターンの一面平面図を示す。1...ワイヤムキヤリパターンの、2...シリコン防止膜、3...チップ用パターンの、4...シリコン防止膜、5...チップ用パターンの、6...シリコン防止膜、7...半導体素子(チップ)、8...シリコン防止膜、9...初期膜、10...ワイヤムキヤリパターンの、11...電気抵抗、12...シリコン防止膜。

代理人 弁護士 小川 誠 男



⑩ 日本国特許庁(JP) ⑪ 特許出願公開
⑫ 公開特許公報(A) 昭63-52431

⑬ Int.Cl.⁴
H 01 L 21/60

識別記号 庁内整理番号
6918-5F

⑭ 公開 昭和63年(1988)3月5日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 フィルムキャリアパッケージ

⑯ 特 願 昭61-195463

⑰ 出 願 昭61(1986)8月22日

⑱ 発 明 者 市 原 誠 一 東京都小平市上水本町1479番地 日立マイクロコンピュー
タエンジニアリング株式会社内
⑲ 発 明 者 若 島 喜 昭 東京都小平市上水本町1450番地 株式会社日立製作所武蔵
工場内
⑳ 発 明 者 宮 本 圭 二 東京都小平市上水本町1450番地 株式会社日立製作所武蔵
工場内
㉑ 出 願 人 日立マイクロコンピュ
ータエンジニアリング
株式会社
㉒ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
㉓ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

フィルムキャリアパッケージ

2. 特許請求の範囲

1. スプロケットホールとデバイスホールとを有するフィルム表面にリードパターンを形成し、当該デバイスホール内に突出した当該リードに半導体素子を接合し、該半導体素子の表面側から封止用樹脂溶液をポッティングして成るフィルムキャリアパッケージにおいて、前記半導体素子の裏面側に硬質板を貼着して成ることを特徴とするフィルムキャリアパッケージ。

2. 硬質板が、金属またはセラミック材により構成されて成る、特許請求の範囲第1項記載のフィルムキャリアパッケージ。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はフィルムキャリアパッケージに関し、特に、該パッケージ内に組込まれた半導体素子のクラックを防止する技術に関する。

〔従来の技術〕

半導体素子の実装方式の一つにフィルムキャリア方式がある。この方式は別称テープキャリア方式とかTAB(Tape Automated Bonding)方式とか呼ばれており、一般に、長尺のスプロケットホール付きフィルムテープに半導体素子を連続的に組込んでいく方式で、当該ホールを利用してフィルム(テープ)を送り、位置合せを行なう。

この方式の一例は、通直幅のテープに前記スプロケットホールと半導体素子の組込み用デバイスホールとを穿設し、銅箔をラミネートし、ホトレジスト覆層やエッチング技術を用いて、所望のリードパターンを形成する。この方式では、前記デバイスホール内にフィンガ状のリードを突出させるのが一つの特徴となっている。そして、このリードに半導体素子をフェイスアップで位置合せしてボンディングする。

次いで、当該ボンディング後に、半導体素子や当該ボンディング部の封止のために、樹脂溶液をポッティングし、熱硬化させ、樹脂を塗布する。

この塗布の方法として、従来、半導体素子の表裏面に樹脂を塗布するいわゆる両面レジン塗布方式があったが、これでは厚さが厚くなり過ぎ、ＩＣカードなどの薄物に組込み難いという難点がある。そこで、半導体素子の片面のみに樹脂溶液をポッティングし、樹脂を塗布するという片面レジン塗布方式が提案されている。

一方、このようなＴＡＢ素子を、ＩＣカードなどの薄物に組込みするためには、半導体素子をできるだけ薄くする必要があり、半導体素子の裏面を切削することが行われている。

なお、フィルムキャリアについて述べた文献の例として、(株)工業調査会１９８０年１月１５日発行「ＩＣ化実装技術」p107～113およびp175並びにp143～146があげられる。

〔発明が解決しようとする問題点〕

しかしながら、上記のごとき片面塗布では、樹脂(レジン)の収縮により、半導体素子が上方向に反り易く、また、前記薄くするための切削加工時のマイクロクラックにより、当該半導体素子に

などにより構成された硬質板を貼着するようにした。

〔作 用〕

このように、半導体素子の裏面に硬質板が貼着されているので、レジンの収縮による半導体素子の反りが低減され、該半導体素子のクラックが防止できるし、また、チップの裏面に切削によるマイクロクラックが存在していても、その裏面には硬質板が貼着されているので、当該素子のクラックの発生が低減され、さらに、ＩＣカードなどのカード類に組込まれ、折曲げられても当該硬質板が当該半導体素子を補強する役目をなうので、外力に対し抵抗する力が増大し、半導体素子のクラックを防止できる。

〔実施例〕

次に、本発明を図面に示す実施例に基づいて説明する。

第２図はフィルムキャリアの一例平面図を示す。樹脂フィルムテープ１の両端部にはスプロケットホール(パーフォレーションホール)２が適宜

クラックを生じ易いという欠点があった。特に、ＩＣカードに組込みした場合、その使用時には外力がかかるので、半導体素子にクラックを生じ易いという状況にある。

本発明は、片面塗布や切削加工により薄くしようとしているフィルムキャリアパッケージにおいて、かかる半導体素子のクラックを防止する技術を提供することを目的とする。本発明はまた、前記において、レジンを薄くすれば当該レジンの収縮を小さくすることができるが、それでは封止に問題を惹くので、レジンを適宜厚に塗布しつつ、かかる問題を解消することを目的とする。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、本発明では半導体素子の裏面に金属

間隔をおいて複数穿設されている。

当該ホール２の内側のナスト用パッド３からリード４が伸び、デバイスホール５の内側に突出している。この突出したチップボンディング用フィンガーリード６の下面にはチップ７がそのパンプ(突起電極)８により取着されている。

このチップ７の表面(上面)側から、デバイスホール５内に、樹脂溶液をポッティングする。樹脂を熱硬化させた後、切断線９に沿って当該フィルムキャリアを切断する。

第１図は、当該切断後の本発明の実施例を示すフィルムキャリアパッケージ１０の長部断面図である。

第１図に示すように、チップ７の裏面には、硬質板１１が貼着されている。

この硬質板１１は、例えば金属板やセラミック製板より成り、薄板に構成されている。

チップ７の裏面への硬質板１１の貼着は、接着剤(導電ペーストなど)やＡｕ－Ｓｉ共晶合金などにより行なうことができる。この第１図にて、

12は、ポッティングされたレジン封止部である。

当該ポッティングする樹脂溶液は、例えばエポキシ樹脂を溶解せしめて成る樹脂溶液により構成されている。硬化剤などの必要な添加剤を含んでいてもよい。

本発明におけるパンプ8の形成などは、公知の当該フィルムキャリアパッケージの形成技術を通宜用いることができる。

半導体素子(チップ)7は、例えばシリコン単結晶基板から成り、周知の技術によってこのチップ内には多数の回路素子が形成され、1つの回路機能が与えられている。回路素子の具体例は、例えばMOSトランジスタから成り、これらの回路素子によって、例えば論理回路およびメモリの回路機能が形成されている。

本発明によれば、半導体素子7の裏面に硬質板11を貼着しているので、レジン封止部12の収縮により、半導体素子7の反りが低減され、該半導体素子7のクラックが防止できるし、また、チップ7の裏面に切削によるマイクロクラックが存

在していても、その裏面には硬質板11が貼着されているので、当該素子1のクラックの発生が低減され、さらに、ICカードなどのカード類に組込まれ、折曲げられても当該硬質板11が当該半導体素子7を補強する役目をこなるので、外力に対し抵抗する力が増大し、半導体素子7のクラックを防止できる。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

例えば、前記実施例では硬質板11をチップ7の裏面端縁から突出しないように貼着している例を示したが、突出していても支ええない。

〔発明の効果〕

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

本発明によれば、片面盛りや切削加工により薄

く構成したフィルムキャリアパッケージにおいて、半導体素子のクラックを防止でき、それもレジン厚を封止に影響しない程度内で半導体素子のクラックを防止でき、さらに、ICカードなどの薄型カード類に組み込みしても、その折曲げ使用に際しても十分に耐えることができるフィルムキャリアパッケージを提供することができた。

4. 図面の簡単な説明

第1図は本発明の実施例を示す要部断面図、

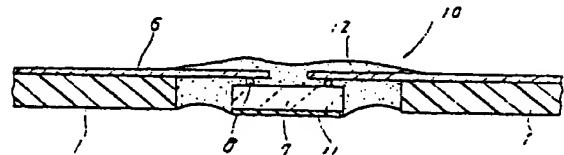
第2図はフィルムキャリアの一例平面図を示す。

1…フィルム(チップ)、2…スプロケットホール、3…テスト用パッド、4…リード、5…デバイスホール、6…フィンガーリード、7…半導体素子(チップ)、8…パンプ、9…切断線、10…フィルムキャリアパッケージ、11…硬質板、12…レジン封止部。

代理人 弁理士 小川 勝 男



第 1 図



第 2 図

